

3-03030-RH

CIRCUIT FOR CONSTANT-VOLTAGE POWER SUPPLY

Patent Number: JP2001209441
Publication date: 2001-08-03
Inventor(s): ENDO TOSHIO
Applicant(s): HOKURIKU ELECTRIC IND CO LTD

Requested Patent: JP2001209441

Application Number: JP20000017395 20000126

Priority Number(s):

IPC Classification: G05F1/56

EC Classification:

Equivalents:

Abstract

PROBLEM TO BE SOLVED: To provide a circuit for constant-voltage power supply that can fall a power rapidly even though it has a ripple absorption condenser.

SOLUTION: When switches of S1 and S2 are 'on' in the direct current circuit 1, a npn transistor Q1 becomes 'on' and a pnp transistor Q3 becomes 'off', the lower constant-voltage-that a power supply voltage V2 is outputted from line L2. A condenser C2 installed between a line L2 and the earth eliminates output voltage ripples on the direct current circuit 1. When both switches S1 and S2 are 'off', a bias capacitor C1 discharges electricity, a transistor Q4 becomes 'on'. The npn transistor Q1 becomes 'off', at the same time, the pnp transistor Q3 becomes 'on', then the capacitor C2 discharges electric charge. These make the output voltage to fall rapidly. The continuity start time of the transistor Q4 can be decided arbitrarily by the setting of the resistance value of resister R9 and R10.

Data supplied from the esp@cenet database - I2



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-209441
(P2001-209441A)

(43)公開日 平成13年8月3日(2001.8.3)

(51)Int.Cl.
G 05 F 1/56識別記号
3 1 0F I
G 05 F 1/56テマコード*(参考)
3 1 0 A 5 H 4 3 0
3 1 0 H
3 1 0 N

審査請求 未請求 請求項の数 6 OL (全 6 頁)

(21)出願番号 特願2000-17395(P2000-17395)

(22)出願日 平成12年1月26日(2000.1.26)

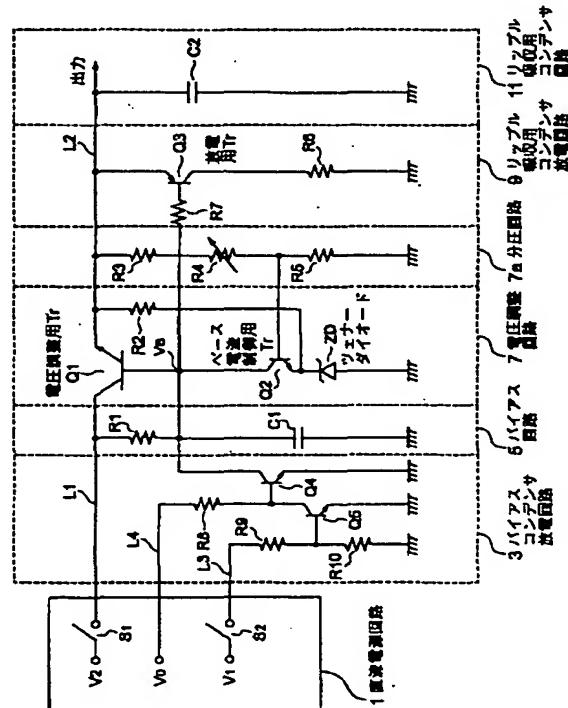
(71)出願人 000242633
北陸電気工業株式会社
富山県上新川郡大沢野町下大久保3158番地
(72)発明者 遠藤 寿雄
富山県上新川郡大沢野町下大久保3158番地
北陸電気工業株式会社内
(74)代理人 100091443
弁理士 西浦 ▲嗣▼晴
Fターム(参考) 5H430 BB01 BB09 BB11 CC02 EE02
FF02 FF13 GG02 HH02 KK13

(54)【発明の名称】 定電圧電源回路

(57)【要約】

【課題】 リップル吸収用コンデンサを備えていても、出力の立ち下がりが速い定電圧電源回路を提供する。

【解決手段】 直流電源回路1のスイッチS1, S2がオンのとき、n p nトランジスタQ1がオン状態になり、p n pトランジスタQ3がオフ状態になって、ラインL2から電源電圧V2より低い一定の電圧Vが出力される。ラインL2とアースとの間に設けたコンデンサC2は直流電源回路1の出力電圧のリップルを除去する。スイッチS1, S2がオフになると、トランジスタQ4がオフ状態になってバイパス用コンデンサC1が放電し、n p nトランジスタQ1がオフになるとともにp n pトランジスタQ3がオフになり、コンデンサC2の電荷が放電され、出力電圧の立ち下がりが速くなる。トランジスタQ4の導通開始時期は、抵抗体R9及びR10の抵抗値の設定により任意に定めることができる。



【特許請求の範囲】

【請求項1】 所定の直流電圧を出力する直流電源回路と、前記直流電圧を該直流電圧よりも低い所望の一定電圧にして出力する電圧調整回路と、

前記電圧調整回路の出力端子とアースとの間に配置されたリップル吸収用コンデンサとを具備する定電圧電源回路であって、

前記直流電源回路の出力を停止するときに前記リップル吸収用コンデンサに蓄積された電荷を放電するリップル吸収用コンデンサ放電回路を具備することを特徴とする定電圧電源回路。

【請求項2】 所定の直流電圧を出力する直流電源回路と、前記直流電源回路の出力に一端が接続された抵抗体及び該抵抗体の他端に非接地端子が接続されたバイアス用コンデンサからなるバイアス回路及び前記抵抗体と前記コンデンサとの接続点にベースが接続され且つ前記直流電源回路にコレクターエミッタ回路が直列接続され電圧調整用トランジスタを含み、前記電圧調整用トランジスタの導通角を制御することにより、前記直流電圧を該直流電圧よりも低い所望の一定電圧にして出力する電圧調整回路と、

前記直流電源回路の出力を停止するときに前記バイアス用コンデンサを短絡して該バイアス用コンデンサに蓄積された電荷を放電するバイアス用コンデンサ放電回路と、

前記電圧調整回路の出力端子とアースとの間に配置されたリップル吸収用コンデンサとを具備する定電圧電源回路であって、

前記直流電源回路の出力を停止するときに前記リップル吸収用コンデンサに蓄積された電荷を放電するリップル吸収用コンデンサ放電回路を具備することを特徴とする定電圧電源回路。

【請求項3】 前記リップル吸収用コンデンサ放電回路は、コレクターエミッタ回路が直接または電流制限素子を介して前記リップル吸収用コンデンサに並列接続した放電用トランジスタを含んでおり、

前記放電用トランジスタのベースは直接または電流制限素子を介して前記抵抗体と前記コンデンサとの前記接続点に接続されている請求項2に記載の定電圧電源回路。

【請求項4】 前記電圧調整回路は、複数の抵抗体からなり、前記リップル吸収用コンデンサの両端電圧を分圧する分圧回路と、前記分圧回路の分圧点にベースが接続され、前記電圧調整用トランジスタのベースにコレクターエミッタ回路が接続されて前記電圧調整用トランジスタのベース電流を制御するベース電流制御用トランジスタと、前記ベース電流制御用トランジスタの前記コレクターエミッタ回路とアースとの間に配置されてアノードをアース側に向けたツェナーダイオードと、前記ツェナーダイオードのカソードと前記電圧調整回路の出力との間に配置された電流制限素子とからなる請求項2または3に

記載の定電圧電源回路。

【請求項5】 前記電圧調整用トランジスタと前記ベース電流制御用トランジスタはそれぞれn p nトランジスタからなり、前記放電用トランジスタはp n pトランジスタからなる請求項4に記載の定電圧電源回路。

【請求項6】 前記バイアス用コンデンサ放電回路は、前記バイアス用コンデンサに並列接続したトランジスタ回路を含み、前記トランジスタ回路は前記直流電源から出力される別の直流出力電圧が0に向かって低下する過程で導通状態になる請求項5に記載の定電圧電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は定電圧電源回路に関するものであり、特に直流電源回路からの出力を停止するときの、定電圧電源回路の出力電圧の立ち下がり特性を改善する技術に関するものである。

【0002】

【従来の技術】電子機器では多様な電子素子が使用され、その結果多様な直流電圧を出力する定電圧電源回路を必要とする。この種の定電圧電源回路では出力の直流にリップルを含むことが多いため、これを除去するために大きな容量のリップル吸収用コンデンサを用いている。

【0003】

【発明が解決しようとする課題】前述の通り、直流電源回路から供給される電圧を用いて一定電圧を発生する定電圧電源回路では、直流電源回路からのリップルを除去するために定電圧電源の出力端子とアースとの間にリップル吸収用のコンデンサを設けて出力電圧の変動を抑えている。しかしながらこのような定電圧電源回路で直流電源回路の出力を停止するときには、リップルを除去するためのコンデンサに蓄積された電荷が放電されるまでに時間がかかるために、出力の立ち下がりに遅れが生じる問題がある。また複数種類の直流電圧を時間差を設けて立ち下げる場合に、前述の出力の立ち下がりの遅れが問題となる場合も多い。

【0004】本発明の目的は、リップル吸収用コンデンサを備えていても、出力の立ち下がりが速い定電圧電源回路を提供することにある。

【0005】本発明の他の目的は、電圧調整回路に含まれる電圧調整用トランジスタのバイアス回路に含まれるバイアス用コンデンサの放電とリップル吸収用コンデンサの放電とを同期させて、両者の放電を迅速に行うことができる定電圧電源回路を提供することにある。

【0006】本発明の他の目的は、少ない数のトランジスタで定電圧制御とコンデンサの放電とを確実に行える定電圧電源回路を提供することにある。

【0007】本発明の更に他の目的は、他の直流電圧の出力の停止時期よりも早く出力を停止することができる定電圧電源回路を提供することにある。

【0008】

【課題を解決するための手段】本発明の定電圧電源回路は、直流電源回路と、電圧調整回路と、リップル吸収用コンデンサと、リップル吸収用コンデンサ放電回路とを備えている。直流電源回路は所定の直流電圧を出力する。電圧調整回路は直流電圧をより低い所望の一定電圧に調整して出力する。リップル吸収用コンデンサは電圧調整回路の出力端子とアースとの間に配置されて、直流電源回路から出力される電圧に含まれるリップルを除去する。リップル吸収用コンデンサ放電回路は、直流電源回路の出力を停止するときに、リップル吸収用コンデンサに蓄積された電荷を放電する。このような構成を採用すると、直流電源の停止時にリップル吸収用コンデンサを速やかに放電することができるので、出力の立ち下がりを速くすることができる。

【0009】本発明の他の定電圧電源回路は、直流電源回路と、バイアス回路と、電圧調整回路と、バイアス用コンデンサ放電回路と、リップル吸収用コンデンサと、リップル吸収用コンデンサ放電回路とを備えている。直流電源回路は所定の直流電圧を出力する。バイアス回路は直流電源回路の出力端とアースとの間に配置された、抵抗体とバイアス用コンデンサとの直列回路より構成される。

【0010】電圧調整回路は直流電源回路にコレクタエミッタ回路が直列接続され、ベースがバイアス回路を構成する抵抗体とバイアス用コンデンサの接続点に接続された電圧調整用トランジスタとを備えて、直流電圧をより低い所望の一定電圧として出力する。リップル吸収用コンデンサは電圧調整回路の出力端子とアースとの間に配置されて、出力電圧のリップルを吸収する。

【0011】直流電源回路の出力を停止するときには、バイアス用コンデンサ放電回路がバイアス用コンデンサを短絡してバイアス用コンデンサに蓄積された電荷を放電し、電圧調整用トランジスタをオフにするとともに、リップル吸収用コンデンサ放電回路がリップル吸収用コンデンサに蓄積された電荷を放電することにより、出力の立ち下がりを速くする。直流電源回路が複数種類の電圧を出力できる構成になっているときには、バイアス用コンデンサ放電回路の放電開始時期を、直流電源回路から出力される他の直流電圧の出力の停止をタイミングとして決定してもよい。特に、他の直流電圧の出力が所定の電位まで低下した後にバイアス用コンデンサ放電回路が、放電動作を開始するようにすると、2種類の直流電圧の出力の立下り時間に差を設けることができる。

【0012】リップル吸収用コンデンサ放電回路は、例えばリップル吸収用コンデンサに並列に接続した放電用トランジスタと電流制限素子との直列回路により構成することができる。この場合、放電用トランジスタのベースは直接または電流制限素子を介してバイアス回路の出力端子（抵抗体とバイアス用コンデンサとの接続点）に

接続する。このようにすると、直流電源の出力電圧が停止されるときに、まずバイアス用コンデンサ放電回路によりバイアス用コンデンサが放電されて、次にリップル吸収用コンデンサ放電用のトランジスタがオンになり、リップル吸収用コンデンサが放電を開始する。このようにバイアス用コンデンサ放電回路と同期してリップル吸収用コンデンサ放電回路が動作するので、出力の立ち下がりを確実に速めることができる。

【0013】より具体的な電圧調整回路は、複数の抵抗体からなり、リップル吸収用コンデンサの両端電圧を分圧する分圧回路と、この分圧回路の分圧点にベースが接続され、電圧調整用トランジスタのベースにコレクタエミッタ回路が接続されて電圧調整用トランジスタのベース電流を制御するベース電流制御用トランジスタと、ベース電流制御用トランジスタのコレクタエミッタ回路とアースとの間に配置されてアノードをアース側に向けたツェナーダイオードと、ツェナーダイオードのカソードと電圧調整回路の出力との間に配置された電流制限素子とから構成される。このような電圧調整回路では、ベース電流制御用トランジスタが導通すると、ツェナーダイオードのカソード電位が一定の値に固定される。その結果、ベース電流制御用トランジスタのベース電位がツェナーダイオードのカソード電圧にベース電流制御用トランジスタのエミッタベース間電圧を加算した一定値に固定される。すると電流制御用トランジスタのベース電位とアースとの間に接続された電流制限素子に一定電流が流れ、その一定電流が電流制御用トランジスタのベースと電圧調整回路の出力との間に配置した電流制限素子間を流れて一定電圧を発生し、その一定電圧と電圧調整用トランジスタのベース電位とが加算された電圧が電圧調整回路の一定電圧出力として出力される。

【0014】また電圧調整用トランジスタとベース電流制御用トランジスタとはそれぞれn p nトランジスタからなり、放電用トランジスタはp n pトランジスタで構成されている。このようなトランジスタを用いると、電圧調整用トランジスタがオン状態になっているときは放電用トランジスタが必ずオフ状態になり、電圧調整用トランジスタがオフ状態になっていると必ず放電用トランジスタがオン状態になる動作状態を簡単に実現できる。

【0015】

【発明の実施の形態】以下図面を参照して、本発明の定電圧電源回路の実施の形態の一例について説明する。図1は、本発明の実施の形態の一例の構成を示す回路図である。同図において、1は所定の複数種類の直流電圧($V_0 < V_1 < V_2$)を出力する直流電源回路であり、3は後述するバイアス回路のバイアス用コンデンサC1を放電するバイアスコンデンサ放電回路である。バイアスコンデンサ放電回路3は、直流電源回路1の出力が停止されたときに、バイアス用コンデンサC1に蓄積された電荷を放電する。5は電圧調整回路7のトランジスタ

Q 1 のベース及びリップル吸収用コンデンサ放電回路 9 のトランジスタ Q 3 のベースへのバイアス電圧を発生するバイアス回路である。電圧調整回路 7 は、直流電源回路 1 から出力された直流電圧 V 2 をこの直流電圧 V 2 よりも低い所望の一定電圧に調整して出力する回路である。リップル吸収用コンデンサ C 2 は電圧調整回路 7 の出力端子とアースとの間に配置されている。リップル吸収用コンデンサ放電回路 9 は、直流電源回路 1 から出力される直流電圧 V 1 の出力が停止される過程で、リップル吸収用コンデンサ C 2 を放電する。

【0016】以下に各ブロックの内部構成を説明する。直流電源回路 1 は V 0, V 1, V 2 (但し $V 0 < V 1 < V 2$) の 3 種類の直流電圧を出力するように構成された公知の回路である。電圧 V 2 を出力する回路は、スイッチ S 1 を介して電圧調整回路 7 のライン L 1 に接続される。電圧調整回路 7 は、この電圧 V 2 を電圧 V 2 よりも小さい電圧 V に変換して出力のライン L 2 に出力する。電圧 V 1 を発生する回路は、スイッチ S 2 を介してバイアスコンデンサ放電回路 3 のライン L 3 に接続される。基準電源電圧 V 0 を発生する回路は、バイアスコンデンサ放電回路 3 のライン L 4 に接続されている。

【0017】バイアスコンデンサ放電回路 3 はトランジスタ Q 4 及び Q 5 と抵抗体 R 8, R 9, R 10 とから構成されている。直流電源回路 1 からは、電圧 V 1 がスイッチ S 2 を介してライン L 3 を経て抵抗体 R 9 と R 10 とに印加されている。ライン L 3 とアースとの間にある抵抗体 R 10 及び R 11 の接続点はトランジスタ Q 5 のベースに接続されている。そしてトランジスタ Q 5 のエミッタは接地されている。トランジスタ Q 5 のコレクタは抵抗体 R 8 を介してライン L 4 に接続され、またトランジスタ Q 4 のベースに接続されている。トランジスタ Q 4 のエミッタは接地されている。

【0018】バイアス回路 5 は、抵抗体 R 1 とコンデンサ C 1 とからなり、これらの素子の接続点はバイアスコンデンサ放電回路 3 のトランジスタ Q 4 のコレクタに接続されている。また抵抗体 R 1 とコンデンサ C 1 との接続点は、電圧調整用トランジスタ Q 1 とリップル吸収用コンデンサ放電回路 9 の放電用 p-n-p トランジスタ Q 3 のベースに接続されている。

【0019】電圧調整回路 7 は、電圧調整用トランジスタ Q 1 と、ベース電流制御用の n-p-n トランジスタ Q 2 と、抵抗体 R 2, R 3, R 4, R 5 とツェナーダイオード ZD とから構成されている。電圧制御トランジスタ Q 1 のコレクタがライン L 1 に、エミッタがライン L 2 に、ベースがベース電流制御用トランジスタ Q 2 のコレクタにそれぞれ接続されている。電圧制御トランジスタ Q 1 のベースは、バイアス回路 5 の抵抗体 R 1 と C 1 との接続点に接続され、この接続点にはバイアスコンデンサ放電回路 3 のトランジスタ Q 4 のコレクタが接続されている。ベース電流制御用トランジスタ Q 2 のエミッタ

は、ツェナーダイオード ZD のカソードに接続され、また抵抗体 R 2 を介してライン L 2 に接続されている。ツェナーダイオード ZD のアノード端子は接地されている。

【0020】分圧回路 7 a は抵抗体 R 3, R 4 及び R 5 で構成されている。抵抗体 R 4 と R 5 との接続点には、ライン L 2 とアースとの間の電圧を分圧した電圧が現れ、この分圧した電圧がベース電流制御用トランジスタ Q 2 のベースに印加される。見方を変えると、この分圧回路 7 a は、ライン L 2 の電圧を検出する電圧検出回路を構成している。

【0021】リップル吸収用コンデンサ放電回路 9 は、p-n-p トランジスタ Q 3 と抵抗体 R 6 及び R 7 とから構成される。放電用の p-n-p トランジスタ Q 3 のエミッタはライン L 2 に接続され、コレクタは抵抗体 R 6 を介して接地されている。また p-n-p トランジスタ Q 3 のベースは、抵抗体 R 7 を介して電圧調整用トランジスタ Q 1 のベース及びバイアス回路 5 の抵抗体 R 1 とコンデンサ C 1 の接続点、バイアスコンデンサ放電回路 3 のトランジスタ Q 4 のコレクタにそれぞれ接続されている。リップル吸収用コンデンサ回路 1 は、ライン L 2 とアースとの間をつなぐリップル吸収用コンデンサ C 2 から構成されている。

【0022】直流電源回路 1 のスイッチ S 1, S 2 がともにオンの状態にあり、直流電源回路 1 から電圧 V 0, V 1, V 2 が出力されている定常状態における回路の各部の電位について説明する。電圧調整用の n-p-n トランジスタ Q 1 と放電用の p-n-p トランジスタ Q 3 とのベースはほぼ共通の電位にある。またこれらの 2 つのトランジスタのエミッタがライン L 2 に接続されており、ライン L 2 の電位を V とする。ここで共通のベース電位 V_B が、ライン L 2 の電位 V より高く電圧調整用の n-p-n トランジスタ Q 1 がオン状態（導通状態）にあるときには、放電用の p-n-p トランジスタ Q 3 はオフ状態にある。またトランジスタ Q 1 がオフ状態（非導通状態）になるときには、放電用の p-n-p トランジスタ Q 3 はオン状態になる。

【0023】スイッチ S 2 がオン状態になって電圧 V 1 が抵抗体 R 9 と抵抗体 R 10 の直列回路に印加された状態では、バイアスコンデンサ放電回路 3 のトランジスタ Q 4 はオフ状態にあるので、トランジスタ Q 1 のベース電位はバイアス回路 4 の抵抗体 R 1 からベース電流制御用トランジスタ Q 2 の電流バスで決まる電位にあり、抵抗体 R 1 の電圧降下を差し引いたレベルにある。このときに n-p-n トランジスタ Q 1 はオン状態であり、トランジスタ Q 1 はライン L 1 から L 2 への電流増幅の働きをしている。電源投入瞬時（スイッチ S 2 の投入の瞬間）には、ライン L 2 の電位 V は電圧調整用の n-p-n トランジスタ Q 1 のベース電位からエミッターベース間の電圧降下を差し引いた電位になっている。

【0024】しかしスイッチS 2の投入の瞬間に一時的に高くなったラインL 2の電位Vは、電圧検出回路として機能する分圧回路7 aの分圧点から供給されるベース電流によってトランジスタQ 2が導通し且つツェナーダイオードZ Dが導通すると、電圧V 2よりも低い一定の電圧に調整される。分圧回路7 aの分圧点は、ツェナーダイオードZ Dのツェナーバイア電圧V Z DとトランジスタQ 2のベース-エミッタ間の電圧V E B 2とが加算された電圧で一定となり、抵抗体R 5に流れる電流Iが定電流となる。この電流は分圧回路7 aの抵抗体R 3, R 4より流れ込むために、抵抗体R 3, R 4に流れる電流はほぼ抵抗体R 5に流れる電流Iと等しく、ラインL 2の電位Vは $(V Z D + V E B 2) + I (R 3 + R 4)$ で決定され、一定の値となる。

【0025】このときリップル吸収用コンデンサC 2を放電する放電用のp n pトランジスタQ 3のベース電位(V Bに等しいとみなす)は、ラインL 2の電位Vに対して高い電位にあり、放電用p n pトランジスタQ 3はオフの状態にある。

【0026】以上のような状態で直流電源回路1からの出力電圧V 2に時間的に変化するリップルが加わっても、リップル吸収用コンデンサC 2で平坦化または整流が行われ、出力にはリップルが現れなくなる。

【0027】次に直流電源回路1の出力V 1及びV 2を停止する場合について説明する。スイッチS 1, S 2が同時にオフ状態になった後にラインL 1, L 2の電位が0電位になるまでの放電の過程を説明する。まずスイッチS 2がオフ状態になると、トランジスタQ 5がオフ状態になってトランジスタQ 4がオン状態となり、そのコレクタ電位、つまりトランジスタQ 1のベースの電位V Bが0に近づき、電圧調整用トランジスタQ 1がオフになる。このような状態になると、p n pトランジスタQ 3がオンになってリップル吸収用コンデンサC 2が放電し、ラインL 2の電位Vが短い時間で0電位に近づく。

【0028】以上のタイミングシーケンスをより詳しく説明する。直流電源回路1のスイッチS 1, S 2が同時にオフになると、バイアスコンデンサ放電回路3のトランジスタQ 5のベース電位が0に近づき、トランジスタQ 5のコレクタがハイレベルになるのでトランジスタQ 4はオン状態になる。その結果トランジスタQ 4のコレクタ-エミッタ回路を通してコンデンサC 1の電荷を放電して、トランジスタQ 4のコレクタ電位は最終的に0になる。そしてn p nトランジスタQ 1と放電用のp n pトランジスタQ 3のベース電位V Bが0に落ち、n p nトランジスタQ 1がオフになり、p n pトランジスタQ 3がオンになる。n p nトランジスタQ 1がオフ状態になると、ラインL 2はラインL 1から遮断される。また大きなリップル吸収用コンデンサC 2に蓄積された電荷は、放電用のp n pトランジスタQ 3のコレクタ-エミッタ回路及び抵抗体R 6を通して短い時間で放電され

る。リップル吸収用コンデンサC 2の放電のバスは3つある。つまり抵抗体R 2とツェナーダイオードZ Dのバス、抵抗体R 3, R 4, R 5を通過するバス、放電用p n pトランジスタQ 3と抵抗体R 6のバスである。もし放電用のp n pトランジスタQ 3のバス、即ちリップル吸収用コンデンサ放電回路9がなければ、抵抗体R 3, R 4, R 5を含むバスだけが放電回路になる。しかしながら抵抗体R 3, R 4, R 5からなる分圧回路7 aは、電圧検出回路を構成するものであるため、その回路のインピーダンスは大きい。そのため、この分圧回路7 aでリップル吸収用コンデンサC 2の放電を行うと、トランジスタQ 4がオン状態になってコンデンサC 1が放電を開始してからその放電が完了しても、リップル吸収用コンデンサC 2の放電が完了しないため、出力電位Vの立下りが遅くなる。しかしながらこの例では、p n pトランジスタQ 3と抵抗体R 6とからなる放電回路9のインピーダンスを他のバスのインピーダンスよりも十分に小さくしてあるため、コンデンサC 2の電荷の大部分は、オン状態になったp n pトランジスタQ 3と抵抗体R 6を通じて短い時間で放電される。そのため出力の立下りが速くなる。

【0029】バイアスコンデンサ放電回路3は、出力Vが直流電源回路1の他の出力電圧V 1よりも速く立ち下がることを可能にしている。すなわちバイアスコンデンサ放電回路3はリップル吸収用コンデンサC 2の放電開始時期を決定する。スイッチS 1, S 2がオン状態にあるときにトランジスタQ 5が導通状態になるように抵抗体R 9, R 10の抵抗値は設定されている。スイッチS 2がオフになってラインL 3の電位が低下し、抵抗体R 9と抵抗体R 10との間の分圧点の電位が0.8Vより低下すると、トランジスタQ 5は直ちにオフ状態になる。するとトランジスタQ 4のベース電位は直ちに5Vに上昇し、トランジスタQ 4がオン状態になって、コンデンサC 1の放電が開始され、トランジスタQ 4のコレクタ電位は0に近づく。その結果、トランジスタQ 1, Q 3のベース電位が低下し、トランジスタQ 3がオン状態になってコンデンサC 2が放電される。このように抵抗体R 9と抵抗体R 10との抵抗値の設定により、トランジスタQ 4のオフまたは遮断タイミングを決定することにより、スイッチS 2がオフ状態になった後(直流電圧V 2の出力が停止された後)にラインL 3の電位が0になるまでの任意の時間内で、トランジスタQ 3の導通開始時期を決定することができる。その結果、出力電位Vの立下りを電圧V 1の立下りよりも速くすることができる。

【0030】次に直流電源回路1のスイッチS 1, S 2がオンの状態に切り替わって、ラインL 1とラインL 2とが0の電位から所定の電位に到達するまでの経過を説明する。スイッチS 2がオン状態になると、トランジスタQ 5がオン状態となってトランジスタQ 4がオフにな

る。ライン L 1 の電位 VL 1 はすぐに電源の電圧 V 2 に上昇する。しかしバイアス回路のバイアス用コンデンサ C 1 と抵抗体 R 1 との接合点の電位は、コンデンサ C 1 と抵抗体 R 1 とにより定まる時定数でライン L 1 の電位 VL 1 (V 2) に向かって上昇する。これにより電圧調整用 n p n トランジスタ Q 1 と放電用 p n p トランジスタ Q 3 のベース電位が上昇し、電圧調整用 n p n トランジスタ Q 1 がオンになり、放電用 p n p トランジスタ Q 3 がオフになる。その結果ライン L 2 に電位 V が現れる。この電位 V が、一定の電圧に調整される動作は前述の通りである。このようにこの回路では、バイアス用コンデンサ C 1 があるために、電位 V の立ち上がりを遅れることになるが、特に支障はない。

【0031】

【発明の効果】本発明によれば、出力電圧のリップルを除去するためのリップル吸収用コンデンサがあつても、リップル吸収用コンデンサ放電回路を設けてこのコンデンサに蓄積された電荷を短い時間で放電するため、出力

10

の立下りを速めることができる。またリップル吸収用コンデンサ放電回路をバイアスコンデンサ放電用回路と同期させて動作させるため、出力の立ち下がりを確実に早めることができる。更に、他の直流電圧の出力の停止をタイミングとして出力を停止させる場合に、他の直流電圧の出力の立下りよりも、出力の立下りを速くすることができる。

【図面の簡単な説明】

【図 1】 本発明の定電圧電源回路の実施の形態の一例の構成を示すブロックである。

【符号の説明】

- 1 直流電源回路
- 3 バイアスコンデンサ放電回路
- 5 バイアス回路
- 7 電圧調整用回路
- 7a 分圧回路
- 9 リップル吸収用コンデンサ放電回路
- 11 リップル吸収用コンデンサ回路

【図 1】

